

⑫ 公開特許公報(A)

平1-183137

⑤ Int. Cl.⁴

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)7月20日

H 01 L 21/88
21/314
23/30

S-6708-5F

A-6708-5F

E-6835-5F 審査請求 未請求 請求項の数 1 (全3頁)

⑭ 発明の名称 半導体集積回路装置の製造方法

⑮ 特 願 昭63-7695

⑯ 出 願 昭63(1988)1月18日

⑰ 発 明 者 原 田 俊 夫 東京都江東区亀戸6丁目31番1号 セイコー電子工業株式
会社内⑱ 出 願 人 セイコー電子工業株式 東京都江東区亀戸6丁目31番1号
会社

明 細 書

1. 発明の名称

半導体集積回路装置の製造方法

2. 特許請求の範囲

電極以外の部分に導電性かつ遮光性材料膜を形成させて外部からの電磁波や光を遮断することを特徴とする半導体集積回路装置の製造方法。

3. 発明の詳細な説明

〔産業上の利用分野〕

この発明は、外部からの電磁波や光を遮断する必要がある半導体集積回路装置の製造方法に関する。

〔発明の概要〕

この発明は、半導体集積回路装置の電極以外の部分に、導電性かつ遮光性材料膜を形成し、外部からの電磁波や光から半導体集積回路装置を保護する構造としたものである。

〔従来の技術〕

半導体集積回路装置の最終保護膜は、シリコン酸化膜あるいはシリコン窒化膜等を、化学的気相成長等の方法により形成するが、これらの最終保護膜は、透光性であるため、光の影響を受けやすい。また、電磁波に対しても遮断効果は小さい。

〔発明が解決しようとする問題点〕

半導体集積回路装置が、電磁波や光により、電気的特性に変化を及ぼすことは、公知の事実である。半導体素子の構造あるいは回路構成を工夫することにより、電気的特性の変化をある程度は、抑えることができるが、完全になくすることは不可能である。この電磁波や光による電気的特性の変化のため、集積回路装置が誤動作、あるいは特性の仕様を満たさないことがあるところに欠点があった。

そこで、この発明は電極以外の部分に導電性かつ遮光性材料膜を形成させ、電磁波や光の影響で電気的特性が変化した半導体集積回路装置を製造することを目的としている。

〔問題点を解決するための手段〕

上記問題点を解決するために、この発明は、半導体集積回路装置を製造する過程において、電極以外の部分に導電性かつ遮光性材料膜を形成する過程を取り入れた。

〔作用〕

上記のように製造された半導体集積回路装置は、外部からの電磁波や光を受けても、電気的特性は変化せず、安定した動作や特性を得ることができる。また、上記作用を利用すれば、電磁波や光の影響を気にせずに特性評価を行うこともできる。

〔実施例〕

以下に、この発明の実施例を図面に基づいて説明する。第1図は、この発明による半導体集積回路装置の完成後の断面図である。第2図に、半導体集積回路装置の製造工程途中の断面図を示す。第2図において、半導体集積回路装置の最終保護膜1の上面に、導電性かつ遮光性材料膜2（例えばAlとかCrのような金属膜）を形成する。さらに導電性かつ遮光性材料膜2の上面に、フォトレジスト3を塗布する。電極4の上部の上記フォ

トレジスト3をフォトリソグラフィ技術により除去すると電極4の上部のみ上記導電性かつ遮光性材料膜2が露出する。この露出した導電性かつ遮光性材料膜2を等方性のエッチングにより除去する。ここで等方性のエッチングによって起こる横方向へのエッチングを利用して、フォトレジスト3の開口部よりも広範囲にわたって、導電性かつ遮光性材料膜を除去する。続けて、上記エッチングにより露出した最終保護膜1を、異方性エッチングにより、フォトレジスト3の開口部と同程度の大きさに除去する。最後にフォトレジスト3を剥離する。第2図は完成図、第3図は第1図の上部から見た平面図である。

〔発明の効果〕

この発明は、以上説明したように電極以外の部分に導電性かつ遮光性材料膜を形成することにより、電磁波や光を受けても電気的特性が変化せず、安定した動作や特性を得ることが可能な半導体集積回路装置を製造できる効果がある。

- 3 -

- 4 -

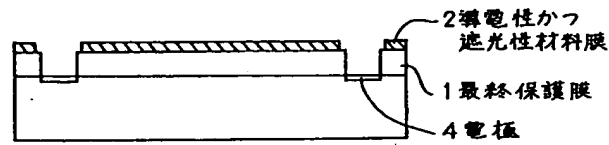
4. 図面の簡単な説明

第1図はこの発明にかかる半導体集積回路装置の断面図、第2図は半導体集積回路の製造工程途中の断面図、第3図は第1図の半導体集積回路を上部から見た平面図である。

- 1・・・最終保護膜
- 2・・・導電性かつ遮光性材料膜
- 3・・・フォトレジスト
- 4・・・電 極

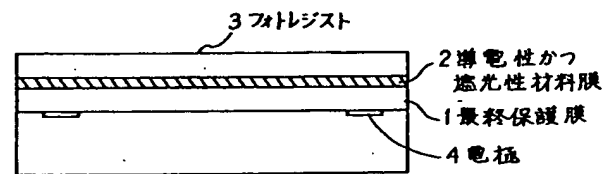
以 上

出願人 セイコー電子工業株式会社



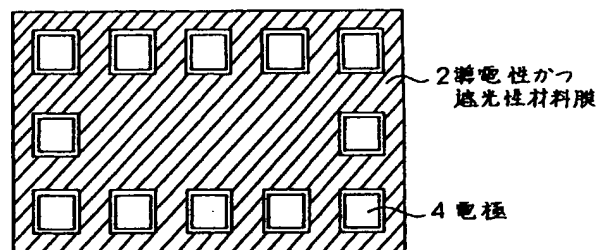
半導体集積回路装置の断面図

第 1 図



半導体集積回路装置の製造工程中断面図

第 2 図



半導体集積回路装置の平面図

第 3 図